

METHOD AND EQUIPMENT FOR FORMING SHALLOW JUNCTION IN SEMICONDUCTOR DEVICE

Publication number: JP7142421

Publication date: 1995-06-02

Inventor: SAITO SHUICHI

Applicant: NIPPON ELECTRIC CO

Classification:

- International: H01L21/265; H01L21/223; H01L21/336; H01L21/02; (IPC1-7): H01L21/265

- european: H01L21/223E; H01L21/336H1

Application number: JP19930315935 19931122

Priority number(s): JP19930315935 19931122

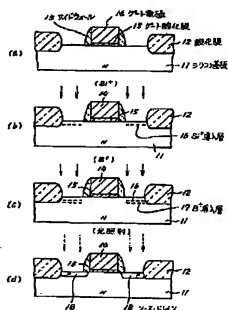
Also published as:

US5561072 (A1)

Report a data error here

Abstract of JP7142421

PURPOSE: To obtain a method and equipment for forming a shallow junction in which the properties of a shallow junction formed by plasma ion implantation are improved while stabilizing the carrier concentration. **CONSTITUTION:** When a PN shallow junction is formed by implanting impurity ions into a semiconductor substrate 11, Si or Ge ions are implanted in plasma (16) to bring about a substantially amorphous state and then P or N type impurity ions are implanted in plasma (17). The semiconductor substrate is then heat treated in the same vacuum, in an inert gas atmosphere of nitrogen or argon, or within 20 hours after it is taken out to the atmosphere thus preventing oxidation of the impurities. This method improves activation of the impurities and increases the carrier concentration thus allowing formation of a shallow junction having improved characteristics and no void.



Data supplied from the esp@cenet database - Worldwide

特開平7-142421

(43) 公開日 平成7年(1995)6月2日

(51) Int.Cl.⁴

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/285

H 0 1 L 21/ 285

Q

P

A

Z

審査請求 有 請求項の数5 F D (全 7 頁)

(21) 出願番号 特願平5-315935

(22) 出願日 平成5年(1993)11月22日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 齋藤 修一

東京都港区芝五丁目7番1号 日本電気株式会社内

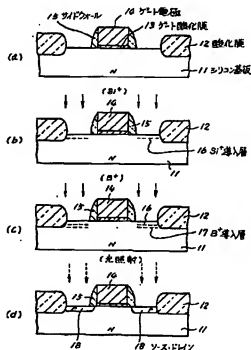
(74) 代理人 弁理士 鈴木 章夫

(54) 【発明の名称】 半導体装置のシャロー Junction 形成方法および形成装置

(57) 【要約】

【目的】 プラズマイオン注入により形成するシャロー Junction の特性を改善し、かつキャリア濃度の安定化を図った形成方法および形成装置を得る。

【構成】 半導体基板 11 に不純物をイオン注入して P N Junction を形成するに際し、S i 成いは G e をプラズマイオン注入し (16) て結晶性を非晶質あるいはそれに近い状態とし、かつ不純物としての P 型成いは N 型イオンをプラズマイオン注入し (17) 。その後、半導体基板を同一真空中で、または窒素やアルゴン等の不活性ガス中で、あるいは大気中へ取り出した後 20 時間以内に熱処理を行うことで不純物の酸化を防止し、これにより不純物の活性化を改善し、キャリア濃度を高め、かつボイドの発生がない改善された特性のシャロー Junction の形成が可能となる。



1

【特許請求の範囲】

【請求項1】 半導体基板に不純物をイオン注入してP-Nジャンクションを形成するに際し、SiあるいはGeをプラズマイオン注入する工程と、不純物としてのP型あるいはN型イオンをプラズマイオン注入する工程と、前記半導体基板を同一真空中において、または窒素やアルゴン等の不活性ガス中において、あるいは大気中へ取り出した後20時間以内で大気中において熱処理を行う工程を含むことを特徴とするシャロージャンクション形成方法。

【請求項2】 SiあるいはGeのプラズマイオン注入は、 SiH_4 、 SiF_4 、 GeH_4 、 GeF_4 等のガスをプラズマ中へ導入し、SiあるいはGe等をイオン化した後、数KVに加速して半導体基板中へ導入し、P型またはN型イオンのプラズマイオン注入は、 B_2H_6 、 BF_3 、 PH_3 、 PF_5 、 AsH_3 等のガスをプラズマ中へ導入し、P、B、As等をイオン化し、数KVに加速して半導体基板中へ導入する請求項1のシャロージャンクション形成方法。

【請求項3】 SiあるいはGeを半導体基板にプラズマイオン注入した後、P型またはN型イオンを半導体基板にプラズマイオン注入する請求項1または2のシャロージャンクション形成方法。

【請求項4】 SiあるいはGeを半導体基板にプラズマイオン注入する工程と、P型またはN型イオンを半導体基板にプラズマイオン注入する工程とを同時に行う請求項1または2のシャロージャンクション形成方法。

【請求項5】 真空チャンバと、この真空チャンバ内に配置される平行平板電極と、平行平板電極に設置される試料を加熱する加熱手段と、前記平行平板電極に高周波電力を印加する電源と、前記真空チャンバ内に導入ガスと不活性ガスを導入させるガス供給系とを備え、前記真空チャンバはその内面の少なくともプラズマに曝される領域がSiあるいは SiO_2 でコーティングされたことを特徴とする半導体装置のシャロージャンクション形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法に関し、特に半導体素子を構成する不純物拡散層の浅い接合、即ちシャロージャンクションの形成方法に関するものである。

【0002】

【従来の技術】 半導体装置の高密度化及び微細化に伴い、MOSTランジスタのソース・ドレインの拡散層の接合深さも浅くされる傾向にある。例えば、MOSTランジスタとキャパシタをメモリアルとするDRAMで考えると、MOSTランジスタのソース・ドレインの接合深さは64M DRAMでは約0.1 μm 、256M DRAMでは0.08 μm であり、更に高集積化される

2

1G DRAMでは0.06 μm と予想されている。このような浅い接合、即ちシャロージャンクションを形成するためには、不純物を浅く導入すること、及び熱処理時に不純物が拡散しないように低熱サイクルを実現することが必要である。後者の熱処理に関しては、低温で熱処理を行うか、あるいはランプアニールのような高温短時間処理を行うことが必要である。これらに関してはある程度の検討が進んでおり、その技術開発もなされている。したがって、シャロージャンクションを形成するためには、後者の浅い不純物導入層を形成することが必要となる。

【0003】 半導体基板に対する不純物の導入方法としては、現在イオン注入法が主に用いられている。このイオン注入法を用いてシャロージャンクションを形成しようとする場合、特にp型の不純物であるボロンをイオン注入する場合、ボロンの拡散係数が大きいため、数KVの低電圧でイオン注入する必要がある。しかし、このような低電圧でかつ高電流を安定に取り出すことはかなり困難である。そのため、従来では低電圧で不純物イオンを基板中へ導入する方法が検討されており、例えばプラズマドーピング法として報告されたものがある。これは、 H_2 あるいは H eガスを B_2H_6 あるいは PH_3 と混合し、900V程度の直流放電プラズマを用いて基板中へ不純物イオンを900V程度で加速し、導入しようとする方法である。しかし、この方法では浅い領域に不純物は導入されるものの、その活性化が悪いという問題がある。

【0004】 これを解決する方法として、特開平1-120015号公報では、不純物をドーピングする際に高純度Arガスで希釈する方法が提案されている。この場合のプロセスフローを図6に示す。まず、不純物ガス、例えば B_2H_6 ガスと共に高純度Arガスの流量を制御しながら平行平板型のプラズマ装置に導入し、1KV以下の直流電圧を印加してプラズマを立て、ボロンのドーピングを行なう。これにより、固溶度を越えた $1 \times 10^{11} \text{ cm}^{-3}$ 以上のキャリア濃度を有するボロンの導入層を実現している。即ち、この公報によれば、プラズマを用いたドーピングにおいて活性化が悪い原因としては、ドーピングガスとして水素化合物あるいはフッ化物を用いているためにB-H、P-H、As-H、B-Fの結合ができるためであると記載されており、その対策として、Arをプラズマ中に導入しイオン化し、不純物イオンと同時に試料中に導入することにより、不純物とHやFとの結合を切り活性化を増大させるという方法を用いている。しかし、Arイオンのエネルギーが1KVを超えると、スパッターリングレートが増大するために、Arイオンの入射エネルギーを1KV以下にしている。

【0005】

【発明が解決しようとする課題】 この公報に記載された方法では、Arイオンが試料中に多量に導入されるため

3

に、熱処理後、膜中にボイドが形成され、ジャンクション特性を劣化させる問題がある。また、 A イオンと同時に不純物を同じ電圧で加速し試料中へ導入しているために、 A イオンより試料中の導入深さの深いもの、例えばボロンやリンではジャンクションが A r によるダメージ層より深くなるので、特性の劣化はみられない。しかし、ヒ素のように不純物が A r より浅く導入される場合には、 A r によるダメージにより特性が劣化する問題がある。また、この方法では固溶度を越えた $1 \times 10^{21} \text{ cm}^{-3}$ 以上のキャリア濃度を有するボロンの導入層が実現できたとしている。しかし、このようなキャリア濃度が熱的に安定かどうか、さらに再現性良く実現できるかどうか極めて問題がある。本発明の目的は、ジャンクション特性が良好でかつキャリア濃度が安定なシャロージャンクションを形成する方法およびその形成装置を提供することにある。

【0006】

【課題を解決するための手段】本発明のシャロージャンクションの形成方法は、半導体基板に対して S i あるいは Ge をプラズマイオン注入する工程と、不純物としての P 型または N 型イオンをプラズマイオン注入する工程と、これらがイオン注入された半導体基板を同一真空中において、または窒素アルゴン等の不活性ガス中において、あるいは大気中へ取り出した後2時間以内に大気中において熱処理を行う工程を含んでいる。ここで、 S i あるいは Ge のプラズマイオン注入は、 S i H_4 、 S i F_4 、 Ge H_4 、 Ge F_4 等のガスをプラズマ中へ導入し、 S i あるいは Ge 等をイオン化した後、数 KV に加速して半導体基板中へ導入する。また、 P 型または N 型イオンのプラズマイオン注入は、 B_2 H_6 、 B F_3 、 PH_3 、 PF_3 、 As H_3 等のガスをプラズマ中へ導入し、 P 、 B 、 As 等をイオン化し、数 KV に加速して半導体基板中へ導入する。なお、 S i あるいは Ge を半導体基板にプラズマイオン注入した後に、 P 型または N 型イオンを半導体基板にプラズマイオン注入する、あるいはその逆の順序でプラズマイオン注入する。更には、両者を同時にイオン注入する。また、本発明のシャロージャンクションの形成装置は、真空チャンバと、この真空チャンバ内に配置される平行平板電極と、平行平板電極に設置される試料を加熱する加熱手段と、平行平板電極に高周波電力を印加する電源と、前記真空チャンバ内に導入ガスと不活性ガスを導入させるガス供給系とを備えており、真空チャンバはその内面の少なくともプラズマに曝される領域が S i あるいは S i O_2 でコーティングされている。

【0007】

【作用】プラズマを用いて不純物を導入する場合、その活性化が速くなる原因として2つ考えられる。1つは、不純物導入直後の結晶性の問題である。プラズマを用いた不純物ドーピングの場合、ドーピング直後のシリコン

4

基板内の結晶性を後方散乱法やサーマルウェーブ法等を用いて測定すると、不純物のピーク濃度が 10^{21} cm^{-3} 程度にもかかわらず、殆ど結晶が壊れていない。したがって、その後の熱処理を行っても不純物原子が格子位置に入らず活性化しないことが考えられる。もう1つの原因としては、不純物の酸化の問題である。プラズマを用いたドーピングを行った場合、試料表面が最も不純物濃度が高く、深さ方向に減少する濃度分布を有するために、表面の不純物が大気中に曝され、水分等と反応し、不純物の酸化物が形成されることが XPS の測定で判明した。したがって、その後熱処理を行ってもこれらの酸化物が有効にシリコン基板中に拡散せず、活性化しないことが判った。

【0008】以上の解析から、キャリア濃度を増大する方法としては、不純物の導入された領域の結晶性を壊し、非晶質にすること、および不純物導入後試料を大気に曝さず、酸化することなく熱処理を行うことが必要になる。本発明では、前者の非晶質にする方法として、基板中に導入されてもその後悪影響のない S i あるいは Ge を用いた。これらの S i あるいは Ge を導入するタイミングとしては、熱処理前に不純物導入層が非晶質になっていれば良いわけであり、不純物導入の前あるいはその後導入してもよく、また条件によっては不純物導入と同時に導入してもよい。一方、後者の不純物の酸化を抑制する方法としては、不純物導入と同時に同一真空中で熱処理を行うか、あるいは大気に触れないように窒素あるいはアルゴンガス中に取り出した後に同様のガス雰囲気中で保管し、その後熱処理を行えばよいことになる。本発明では、前記2つの点に注目し、その改善を行い、不純物の活性化率を増大させることが可能となる。

【0009】

【実施例】次に、本発明を図面を参照して説明する。図1は本発明を実施するためのプラズマを用いたドーピング装置の構成図である。真空チャンバ1内に上部電極2及び下部電極3からなる平行平板型の電極を配置し、かつこの下部電極3上に試料として半導体基板4を載置するように構成する。また、下部電極3にはヒーク5を配設し、ドーピング時およびドーピング後にそれぞれ半導体基板4を加熱するように構成する。更に、前記平行平板型の電極2、3には高周波電源6から高周波電流を供給するようにする。また、導入ガス源7として S i H_4 、及び BH_3 を用い、またキャリアガスとしては H_2 または A r ガスを使用し、これらを真空チャンバ1内に導入できるように構成する。なお、真空チャンバ1の内壁は、 S i あるいは S i O_2 でコーティングした。このようなコーティングを行わないと、プラズマに曝された一部分の金属から金属原子がイオン化し、試料中に直接導入されてしまうために、その後のジャンクション特性等を劣化させてしまう。このドーピング装置では、シャロージャンクションを形成する際には、平行平板型の電極

5

2, 3に高周波電源6から電位を印加しプラズマを発生させる。このとき、高周波電源の電位は波形Aに示すように、上部電極2と下部電極3とに交互に電位を印加し、またこの時の電圧としては、0.5~4KVとする。

【0010】図2は図1のドーピング装置を用いて半導体基板にシャロージャンクションを形成する構成を示す工程断面図である。先ず、図2(a)のように、N型シリコン基板11上に素子分離用の酸化膜12を形成し、かつ素子領域にゲート酸化膜13を10nm形成し、チャネル注入後、ポリシリコンを300nm堆積し、ドライエッチングを用いてゲート電極14を形成する。その後、酸化膜を堆積し、エッチングバックを行うことで、サイドウォール15を形成する。次いで、図2(b)のように、図1のドーピング装置を用い、プラズマにより不純物をソース・ドレイン領域に導入する。先ず、前記したシリコン基板11をHF系のエッチング液を用いて、ソース・ドレイン領域の自然酸化膜(図示せず)を除去する。その後、試料を装置内に導入後、 SiH_4 を500ppmで20ccmの流量で導入し、電圧を1~3KVの範囲で可変してS1の導入を行なう。16はS1イオンの導入層である。

【0011】次に、図2(c)のように、B: H_2 ガスを500ppmで20ccmの流量で導入し、電圧としては0.5~4KV印加した。ここでは、1.2KVの電圧を印加したとき、この時の放電時の真空度は24~26mTorrであり、放電時間は4分間行った。17はBイオンの導入層である。その後、図2(d)のように、同一真空中でランプを用いた熱処理を行った。熱処理条件としては、1050℃で10秒とした。これにより、P型のソース・ドレイン領域18が形成され、MOSTランジスタが形成される。

【0012】このようにして形成されたMOSTランジスタのソース・ドレインにおける熱処理後のボロン分布をSIMSあるいは拡がり抵抗法(SR)を用いて評価した。図3にはボロン濃度分布のボロンの総量をSIMSを用いて測定した結果を示している。これよりボロンは試料表面より約60nmまで導入されていることが分かった。また、図4には、熱処理後のキャリア濃度をSRを用いて測定した結果を示す。図中破線は本方法を用いた場合のものであり、実線は比較のためにS1のドーピングを行わずかつ、ボロンドーピング後大気中に試料を取り出した後、熱処理したものの結果を示す。これより、従来の方法ではキャリア濃度のピークは約 $1 \times 10^{18} \text{ cm}^{-3}$ 程度であったが、本方法を用いることで約 $1 \times 10^{20} \text{ cm}^{-3}$ 程度のキャリア濃度が実現できることが分かった。

【0013】なお、ここでは従来の方法、即ちB: H_2 ガスを用いてボロンをドーピング後、試料を大気中に取り出し熱処理を行う方法において、B: H_2 ガスをA

6

で希釈したもの、あるいはA: r を故意に導入した場合に付いても検討した。この時には、A: r の流量が増大すると、試料表面の荒れが大きくなり、デバイス試作には適応できないことが分かった。さらに、A: r の流量を少なくすると、例えばB: H_2 濃度を500ppmにし、これ以外をA: r ガスをキャリアガスとして使用したが、キャリアの活性化は遅く、図4に示した従来例と同程度の活性化しきれなかった。したがって、試料表面が荒れず、かつキャリアの活性化が増大する様なA: r 流量の最適化条件は見いだせなかった。ここで、前記した例では、S1ドーピング後にBドーピングを行なったが、この順番は逆にして、まずBドーピングを行い、次にS1ドーピングを行っても良い。さらに、S1ドーピングとBドーピングを同時に行っても流量の制御を行えば問題ない。

【0014】また、前記実施例では不純物のドーピング後に同一真空中で熱処理を行っているが、これに対しては、試料を取り出した後に、窒素あるいはアルゴン雰囲気中で保管するか、あるいは試料を大気中に取り出した後に20時間以内に熱処理を行えば特に問題ないことが分かった。図5には、Bをドーピング後試料を大気中に報知した時間に対する拡散層の抵抗値の変化を示している。比較のために窒素雰囲気中で60時間保管した試料の抵抗値も同時に示した。これより大気中での試料の放置時間が長くなるにつれて拡散層の抵抗値は上昇するが、20時間程度であれば、その変化量は約10%程度であり許容できる。したがって、大気中に保管する場合には20時間以内に熱処理をする必要がある。一方、窒素中で保管した場合には60時間まで保管しても特に抵抗値の上昇は見られず、問題がないことが分かった。また、この結果は、不純物を基板中へ導入後、同一真空中で熱処理を行った場合と同じであることが確認された。したがって、プラズマを用いて不純物を導入後、同一真空中で熱処理を行うか、あるいは不純物を導入後、試料を窒素やアルゴン等の不活性ガス中に保管するか、あるいは試料を大気中へ取り出した後、20時間以内に熱処理を行えば、拡散層の抵抗としては特に問題がないことが確認された。

【0015】なお、本発明者による種々の実験の結果、本発明方法でジャンクションを形成した結果では、試料としての半導体基板の表面の平坦性が保たれた状態で、かつキャリアの活性化が十分に生じ、ピーク温度で $1 \times 10^{20} \text{ cm}^{-3}$ 程度のキャリア濃度が実現できた。また、この時、ジャンクションの深さとしては、0.08~0.1 μm を実現できており、0.4 μm ルールのデバイスへの適応はもちろんのこと、さらに微細な半導体装置への適用も可能であることが確認された。

【0016】また、本発明で用いられる導入ガスとしては、 SiH_4 、 SiF_4 、 GeH_4 、 GeF_4 が用いられ、これらをプラズマ中へ導入してS1あるいはGe等

7

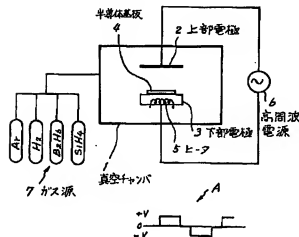
をイオン化して試料に導入させる。また、他の導入ガスとしては B_2H_6 、 BF_3 、 PH_3 、 PF_5 、 AsH_3 が用いられ、これらをプラズマ中へ導入し、不純物、P、B、Asをイオン化して試料に導入させる。

【0017】

【発明の効果】以上説明したように本発明は、半導体基板に対してS i あるいはGeをプラズマイオン注入し、かつ不純物としてのP型あるいはN型イオンをプラズマイオン注入し、更にこれらがイオン注入された半導体基板を同一真空中において、または酸素やアルゴン等の不活性ガス中において、あるいは大気中へ取り出した後20時間以内に大気中において熱処理している、S i あるいはGeを導入することで、不純物の導入領域の結晶性を非晶質あるいはそれに近い状態にし、不純物イオンが格子位置に入り易くし、かつ熱処理に際しての大気中での不純物の酸化を防止し、これにより不純物の活性化を改善し、キャリア濃度を高め、かつポイドの発生がない改善された特性のシャロージャンクションの形成が可能となる。また、本発明は、シャロージャンクションを形成するための装置の真空チャンバの内面の少なくとも20

【図面の簡単な説明】

【図1】



8

【図1】本発明を実施するためのドーピング装置の概略構成図である。

【図2】本発明の一実施例の工程を示す断面図である。

【図3】本発明方法によりボロンをドーピングした後のSIMSによるボロン分布を示す図である。

【図4】本発明方法によりボロンをドーピングした試料を熱処理後にSRを用いた測定したキャリア濃度分布を示す図である。

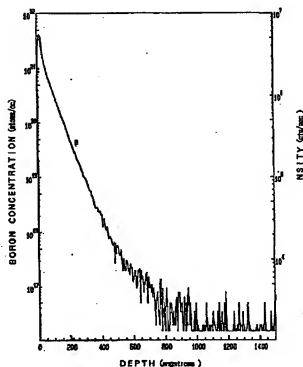
【図5】ボロドーピング後の拡散層の試料大気放電時間依存性を示す図である。

【図6】従来のプラズマ不純物導入の工程を示すフローチャートである。

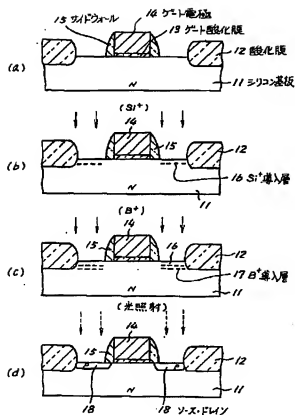
【符号の説明】

- 1 真空チャンバ
- 2 上部電極
- 3 下部電極
- 4 試料 (半導体基板)
- 5 ヒータ
- 6 高周波電源
- 7 ガス源
- 11 シリコン基板
- 14 ゲート電極
- 16 S i イオン導入層
- 17 B イオン導入層
- 18 ソース・ドレイン領域

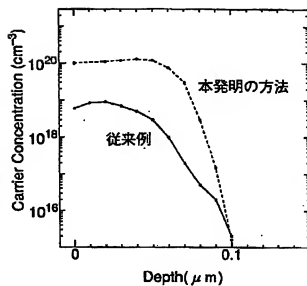
【図3】



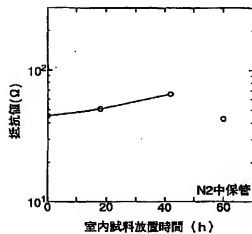
【図2】



【図4】



【図5】



〔図6〕

